

CLIPPEDIMAGE = JP02000252218A

PAT-NO: JP02000252218A

DOCUMENT-IDENTIFIER: JP 2000252218 A

TITLE: PLASMA CVD SYSTEM AND FABRICATION OF SILICON THIN FILM  
PHOTOELECTRIC  
CONVERTER

PUBN-DATE: September 14, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
OKAMOTO, KEIJI	N/A
YAMAMOTO, KENJI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
KANEGAFUCHI CHEM IND CO LTD	N/A

APPL-NO: JP11053132

APPL-DATE: March 1, 1999

INT-CL (IPC): H01L021/205;C23C016/24 ;C23C016/513 ;H01L021/31 ;H01L031/042  
;H05H001/46

ABSTRACT:

PROBLEM TO BE SOLVED: To form a thin film having uniform thickness and quality, especially a crystalline silicon thin film, on a large area substrate to be processed by introducing a reaction gas into a hollow second electrode having a plurality of grooves formed radially or in grid-shape from the center toward the circumferential part.

SOLUTION: A plurality of, e.g. four, grooves 8 having substantially circular cross-section are formed radially in the facing plane 6 of a second electrode 5 from the center of the facing plane 6 toward the peripheral part thereof. A substrate 10 is mounted on the heater block 4 of a first electrode 3 in a reaction container 1 through a valve and heated up to a desired temperature by means of the heater block 4. A reaction gas is then introduced through an introduction pipe 9 into the hollow second electrode 5 and blown out from a large number of gas blow-out holes 7 in the facing plane 6 toward the substrate

10 on the first electrode 3. At the same time, gas in the reaction container 1 is exhausted through exhaust pipes 2, 2 by driving an exhauster, e.g. a vacuum pump, and a specified degree of vacuum is held in the reaction container 1.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-252218  
(P2000-252218A)

(43) 公開日 平成12年9月14日 (2000.9.14)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
H 0 1 L	21/205	H 0 1 L 21/205	4 K 0 3 0
C 2 3 C	16/24	C 2 3 C 16/24	5 F 0 4 5
	16/513	16/50	F 5 F 0 5 1
H 0 1 L	21/31	H 0 1 L 21/31	C
	31/042	H 0 5 H 1/46	M

審査請求 未請求 請求項の数 7 O L (全 10 頁) 最終頁に続く

(21) 出願番号 特願平11-53132

(22) 出願日 平成11年3月1日 (1999.3.1)

(71) 出願人 000000941

鐘淵化学工業株式会社

大阪府大阪市北区中之島3丁目2番4号

(72) 発明者 岡本 圭史

滋賀県大津市下阪本2丁目3-1-101

(72) 発明者 山本 憲治

兵庫県神戸市西区美賀多台1丁目2-W  
1406

(74) 代理人 100058479

弁理士 鈴江 武彦 (外5名)

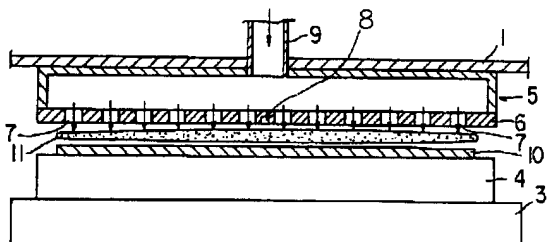
最終頁に続く

(54) 【発明の名称】 プラズマCVD装置およびシリコン系薄膜光電変換装置の製造方法

## (57) 【要約】

【課題】 大きな面積の被処理基板に膜厚および膜質が均一な薄膜、特に結晶質シリコン薄膜を成膜することが可能なプラズマCVD装置を提供する。

【解決手段】 排気部材を有する反応容器と、前記反応容器内に配置され、被処理基板を保持する第1電極と、前記反応容器内に前記第1電極に対向して配置され、前記第1電極との対向面に多数の反応ガスの吹き出し穴が開口されるとともに、複数の溝が中心から周辺部に向かって放射状もしくは格子状に形成された中空状の第2電極と、前記第2電極内に反応ガスを導入するためのガス導入手段とを具備したことを特徴とする。



## 【特許請求の範囲】

【請求項1】 排気部材を有する反応容器と、  
前記反応容器内に配置され、被処理基板を保持する第1電極と、

前記反応容器内に前記第1電極に対向して配置され、前記第1電極との対向面に多数の反応ガスの吹き出し穴が開口されるとともに、複数の溝が中心から周辺部に向かって放射状もしくは格子状に形成された中空状の第2電極と、

前記第2電極内に反応ガスを導入するためのガス導入手段とを具備したことを特徴とするプラズマCVD装置。

【請求項2】 前記第2電極の対向面に表出する前記溝の幅は、前記第1、第2の電極間の距離の1/2以下であることを特徴とする請求項1記載のプラズマCVD装置。

【請求項3】 前記第2電極の複数の溝は、その電極の周辺部で別の排気手段に連通されていることを特徴とする請求項1または2記載のプラズマCVD装置。

【請求項4】 基板上に形成された少なくとも1つの光電変換ユニットを含み、この光電変換ユニットはプラズマCVD法によって順次積層された一導電型半導体層と、結晶質シリコン系薄膜光電変換層と、逆導電型半導体層とを含むシリコン系薄膜光電変換装置を製造するに際し、

前記ユニットのうちの前記光電変換層は、請求項1ないし3いずれか記載のプラズマCVD装置を用い、その反応容器内の第1電極に前記基板を保持するとともに、そのプラズマ生成条件を反応容器内の圧力が5 Torr以上、

第1、第2の電極間の距離が2.0 cm以下、  
反応ガスは主成分としてシラン系ガスと水素ガスを含み、前記反応容器内に導入される全反応ガスに含まれるシラン系ガスに対する水素ガスの流量比が30倍以上、プラズマ放電電力密度が30 mW/cm<sup>2</sup>以上、に設定して成膜されることを特徴とするシリコン系薄膜光電変換装置の製造方法。

【請求項5】 前記成膜工程において、前記基板のシリコン堆積部の温度を100～400℃に設定することにより、0.1原子%以上で20原子%以下の水素を含む多結晶シリコンまたは体積結晶化分率80%以上の微結晶シリコンからなる0.5～10 μmの厚さの光電変換層膜を形成することを特徴とする請求項4記載のシリコン系薄膜光電変換装置の製造方法。

【請求項6】 前記光電変換層は、その表面に平行に(110)の優先結晶配向面を有し、そのX線回折における(220)回折ピークに対する(111)回折ピークの強度比が1/5以下であることを特徴とする請求項4または5記載のシリコン系薄膜光電変換装置の製造方法。

【請求項7】 前記光電変換ユニットに加えて少なくと

も1つの非晶質シリコン系光電変換ユニットを積層することによってタンデム型構造にすることを特徴とする請求項4ないし6いずれか記載のシリコン系薄膜光電変換装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、プラズマCVD装置およびこのプラズマCVD装置を用いて結晶質シリコン系薄膜光電変換層を成膜する工程を含むシリコン系薄膜光電変換装置の製造方法に関する。

【0002】なお、本明細書において、「結晶質」と「微結晶」の用語は、部分的に非晶質状態を含むものをも意味するものとする。

## 【0003】

【従来の技術】薄膜光電変換装置の代表的なものとして非晶質シリコン系太陽電池が知られている。この太陽電池に用いられる非晶質光電変換材料は、通常200℃前後の低い成膜温度の下でプラズマCVD法によって形成できるため、基板としてガラス、ステンレス、有機フィルム等の安価なものを使用できる。その結果、非晶質光電変換材料は、低コストの光電変換装置を製造するための有力材料として期待されている。また、非晶質シリコンは可視光領域での吸収係数が大きいため、500 nm以下の薄い膜厚の非晶質シリコンからなる光電変換層を有する太陽電池において15 mA/cm<sup>2</sup>以上の短絡電流が実現されている。

【0004】しかしながら、非晶質シリコン系材料は長期間の光照射を受けると、Stebler-Wronsky効果により光電変換特性が低下するなどの問題を抱えており、さらにその有効感度波長領域が800 nm程度までである。したがって、非晶質シリコン系材料を用いた光電変換装置においては、その信頼性や高性能化には限界が見られ、基板選択の自由度や低コストプロセスを利用し得るという本来の利点が十分には生かされていない。

【0005】このようなことから、近年、例えば多結晶シリコンや微結晶シリコンのような結晶質シリコンを含む薄膜を利用した光電変換装置の開発が精力的に行なわれている。これらの開発は、安価な基板上に低温プロセスで良質の結晶質シリコン薄膜を形成することによって光電変換装置の低コスト化と高性能化を両立させるという試みであり、太陽電池だけでなく光センサ等のさまざまな光電変換装置への応用が期待されている。

【0006】結晶質シリコン薄膜の形成方法としては、例えばCVD法やスパッタリング法にて基板上に直接堆積させるか、同様のプロセスで一旦非晶質膜を堆積させた後に熱アニールやレーザアニールを行なうことによって結晶化を図るなどの方法が知られている。いずれの方法においても前述した安価な基板を用いるためには成膜時の温度を550℃以下にする必要がある。

【0007】ところで、前記各成膜プロセスの中でも、

プラズマCVD法によって直接結晶質シリコン薄膜を堆積させる手法は、プロセスの低温化や薄膜の面積化が最も容易であり、しかも比較的簡便なプロセスで高品質な結晶質薄膜が得られるものと期待されている。

【0008】プラズマCVD法は、一般に排気管および反応ガスの導入管を有する反応容器内に第1、第2の電極を互いに対向して配置した構造のプラズマCVD装置が用いられる。このようなCVD装置において、前記電極のいずれか一方に成膜される基板を保持し、前記導入管から所定の反応ガス（例えばシラン系ガスを含むガス）を反応容器内に導入すると共に前記排気管を通して排気して反応容器内を所定の真空度にした後、前記電極間に所望の電力を供給してそれら電極間にプラズマを発生させて前記反応ガスを分解することにより前記基板上に所定の膜（例えばシリコン薄膜）を成膜する。

【0009】プラズマCVDの手法により多結晶シリコン薄膜を形成する場合、結晶質を含む高品質シリコン薄膜を予め基板上に形成した後、前記薄膜をシード層または結晶化制御層としてその上にプラズマCVD法により成膜することによって、比較的低温で良質の多結晶シリコン薄膜を形成することが可能になる。

【0010】一方、プラズマCVD法において反応容器に水素でシラン系原料ガスを10倍以上希釈した反応ガスを導入すると共に、反応容器内圧力を10mTorr～1Torrの範囲に設定して成膜することによって、微結晶シリコン薄膜が得られることはよく知られており、200℃前後の温度でも容易に微結晶化されたシリコン薄膜を形成できる。

【0011】例えば、Appl. Phys. Lett., Vol. 65, 1994, p.860には微結晶シリコンのp-i-n接合からなる光電変換ユニットを含む光電変換装置が開示されている。この光電変換ユニットは、プラズマCVD法により順次積層されたp型半導体層、光電変換層であるi型半導体層およびn型半導体層からなり、これらの半導体層のすべてが微結晶シリコンである。しかしながら、高品質の結晶質シリコン膜、さらには高性能のシリコン系薄膜光電変換装置を得るためには、従来の製法や条件の下ではその成膜速度が0.6μm/hrに満たないほど遅く、非晶質シリコン膜の場合と同程度かむしろそれ以下であるという問題があった。

【0012】特開平4-137725号公報の比較例には、低温プラズマCVD法で比較的高い5Torrの圧力条件の下でシリコン膜を形成することが記載されている。このシリコン膜は、ガラス等の基板上に直接堆積させたものであり、その膜の品質は低くて光電変換装置へ応用できるものではない。また、一般にプラズマCVD法の圧力条件を高くすれば、プラズマ反応容器内にパウダー状の生成物やダストなどが大量に発生する。このため、堆積中の膜表面にそれらのダスト等が飛来して堆積膜中に取り込まれる危険性が高く、膜中のピンホールの

発生原因となる。この膜質の劣化を低減するためには、反応容器内のクリーニングを頻繁に行なわなければならない。特に、550℃以下のような低温条件で反応容器圧力を高くして成膜する場合には、これらの問題が顕著となる。しかも、太陽電池のような光電変換装置の製造においては、大面積の薄膜を堆積させる必要があるため、製品歩留りの低下や成膜装置維持管理のための労力およびコストの増大という問題を招く。

【0013】プラズマCVD法において、基板への成膜速度を上げるためには反応容器に導入する反応ガスの流量を増大させる必要がある。特に、基板の面積が大きくなるほど、未反応ガスの排出が問題になる。すなわち、未反応ガスは基板の周辺から排出されるため、基板の中央部と周辺部とはそのガスの組成比が異なるため、膜厚、膜質が均一な薄膜を基板全体に成膜することが困難になる。このような薄膜における膜厚、膜質の変動は、反応容器の圧力が低く、電極間距離を大きくすることが可能な条件下では比較的少ないものの、反応容器の圧力が高くなるに伴ってそれらの変動が増大する。

【0014】したがって、薄膜光電変換装置に組み込まれる光電変換層をプラズマCVD法を用いて製造する場合には、前述したように従来から通常は1Torr以下の圧力条件が用いられている。

【0015】

【発明が解決しようとする課題】以上、プラズマCVD法による従来の成膜技術を、シリコンのような薄膜、例えば光電変換装置の製造における比較的大きな面積の基板上の結晶質シリコン系光電変換層の形成に適用する場合には、未反応ガスに起因する基板の中央部と周辺部とのガスの組成比の相異により膜厚および膜質が均一な薄膜形成が困難であった。

【0016】また、前述した従来のプラズマCVD法による低温で良質の結晶質シリコン系薄膜の成膜技術では、その成膜速度は非晶質シリコン膜の場合と同程度もしくはそれ以下（例えば0.6μm/hr程度）にしかない。これは、結晶質シリコンの吸収係数の関係から太陽光を十分に吸収させるためには結晶質シリコン薄膜光電変換層の厚さを少なくとも数μmから数十μmにする必要があることを考慮すれば、非晶質シリコン光電変換層の何倍から何10倍もの成膜時間を要することになり、光電変換装置の製造工程のスループットの向上が困難となって低コスト化の妨げとなる。

【0017】本発明は、大きな面積の被処理基板に膜厚および膜質が均一な薄膜、特に結晶質シリコン薄膜を成膜することが可能なプラズマCVD装置を提供することを目的とする。

【0018】本発明は、大きな面積の基板上に結晶質シリコン系光電変換層を有する光電変換ユニットを積層する際、前記プラズマCVD装置を用いて低温プロセスにより均一厚さで高品位の結晶質シリコン系光電変換層を

高速度で成膜して製造工程のスループットの向上および性能改善を達成したシリコン系薄膜光電変換装置の製造方法を提供することを目的とする。

【0019】

【課題を解決するための手段】本発明に係わるプラズマCVD装置は、排気部材を有する反応容器と、前記反応容器内に配置され、被処理基板を保持する第1電極と、前記反応容器内に前記第1電極に対向して配置され、前記第1電極との対向面に多数の反応ガスの吹き出し穴が開口されるとともに、複数の溝が中心から周辺部に向か

って放射状もしくは格子状に形成された中空状の第2電極と、前記第2電極内に反応ガスを導入するためのガス導入手段とを具備したことを特徴とするものである。

【0020】本発明に係わるシリコン系薄膜光電変換装置の製造方法は、基板上に形成された少なくとも1つの光電変換ユニットを含み、この光電変換ユニットはプラズマCVD法によって順次積層された一導電型半導体層と、結晶質シリコン系薄膜光電変換層と、逆導電型半導体層とを含むシリコン系薄膜光電変換装置を製造するに際し、前記ユニットのうちの前記光電変換層は、前述したプラズマCVD装置を用い、その反応容器内の第1電極に前記基板を保持するとともに、そのプラズマ生成条件を反応容器内の圧力が5 Torr以上、第1、第2の電極間の距離が2.0 cm以下、反応ガスは主成分としてシラン系ガスと水素ガスを含み、前記反応容器内に導入される全反応ガスに含まれるシラン系ガスに対する水素ガスの流量比が30倍以上、プラズマ放電電力密度が30 mW/cm<sup>2</sup>以上、に設定して成膜されることを特徴とするものである。

【0021】

【発明の実施の形態】以下、本発明に係わるプラズマCVD装置を図1～図3を参照して詳細に説明する。

【0022】図1は、本発明に係わるプラズマCVD装置を示す概略図、図2は図1のプラズマCVD装置の要部断面図、図3は図1の第2電極の下面図である。

【0023】矩形形状の反応容器1は、対向する両側壁に排気部材である排気管2、2がそれぞれ連結されている。前記排気管2、2は、それら他端が図示しない真空ポンプ等に連結されている。基板を出し入れするための図示しないバルブは、前記反応容器1の対向する側壁に設けられている。

【0024】矩形形状の第1電極3は、前記反応容器1内の底部に配置されている。前記電極3上部には、載置される基板を加熱するためのヒータブロック4が設けられている。前記第1電極3は、例えばグラウンドに接続されている。

【0025】第2電極5は、前記反応容器1内に前記第1電極4に対向するように配置されている。この第2電極5は、図示しない電源、例えば高周波電源に接続され、周波数が150 MHz以下でRF帯からVHF帯ま

での高周波電力が印加される。

【0026】前記第2電極5は、図2および図3に示すように前記第1電極3との対向面6に多数の反応ガスの吹き出し穴7が開口された中空矩形形状をなす。また、前記第2電極5の対向面6には、複数例えば4つの断面が略円形の溝8がその対向面6の中心から周辺部に向けて放射状に形成されている。反応ガスの導入手段であるガス導入管9は、反応容器1の外部から前記第2電極6の上部に連結されている。

【0027】前記第2電極5の対向面6に表出する前記溝8の幅(図3のW)は、前記第1、第2の電極3、5間の距離の1/2以下にすることが好ましい。

【0028】なお、前記溝の断面形状は略円形状に限らず、楕円形状、長方形形状等任意である。また、前記溝は前記第2電極の吹き出し穴を有する面(対向面)に放射状に形成される場合に限らず、格子状等の形態で前記第2電極の対向面に形成してもよい。

【0029】次に、前述した図1～図3に示す構成のプラズマCVD装置の作用を説明する。

【0030】まず、図示しないバルブを通して基板10を反応容器1内の第1電極3のヒータブロック4上に載置し、前記ヒータブロック4の発熱により前記基板10を所望温度に加熱する。反応ガス(例えばシラン系ガスと水素の混合ガス)を導入管9を通して中空状の第2電極5内に導入し、その対向面6の多数のガス吹き出し穴7から反応ガスを第1電極3上の基板10に向けて吹き出すと同時に、図示しない真空ポンプのような排気装置を駆動して前記反応容器1内のガスを排気管2、2を通して排気して前記反応容器1内を所定の真空度に保持する。

【0031】反応容器1内の真空度が安定した状態で、図示しない電源から前記第2電極5に例えば高周波電力を印加すると、前記第1、第2の電極3、5間にプラズマ11が生成される。プラズマ11が生成されると、その中で反応ガス(シラン系ガス)が分解されてシリコンが前記所望温度(例えば550℃以下)に加熱された基板10表面に堆積されてシリコン薄膜が成膜される。

【0032】前記成膜時において、未反応ガスは基板10の周辺部から排出されるため、基板10の中央部と周辺部とではそのガスの組成比が異なるため、膜厚、膜質が均一な薄膜を基板10全体に成膜することが困難になる。例えば、シラン系ガスと水素を含む反応ガスを用いた場合、前記第1、第2の電極3、5間にプラズマを生成させると、反応で消費されない水素が基板10中央部から周辺部に向かって流れるため、周辺部での水素濃度が高くなり、シラン系ガス濃度は相対的に低くなる。その結果、前記基板10の周辺部は中央部に比べてシリコンの堆積速度が低くなって、基板10面内でのシリコン薄膜の厚さが不均一になる。また、シリコン薄膜に取り込まれる水素量は基板の中央部に比べて周辺部が多くな

り、基板10面内でのシリコン薄膜の特性(膜質)が不均一になる。

【0033】このようなことから、図2および図3に示すように複数例えば4つの断面が略円形の溝8を前記第2電極5における第1電極3との対向面6にその中心から周辺部に向けて放射状に形成することによって、前記各溝8は前記第2電極5周辺側に位置する部分を排気口とし、図3の矢印に示すように前記対向面6の中央部から周辺部に向けてガスを流す排気流路として作用する。その結果、前述した成膜時において前記第2電極5の中央付近で発生した未反応ガス(例えば水素等)を反応場であるプラズマ11を通過させずに、前記排気流路である溝8を通して第2電極5の側面から排出できる。したがって、未反応ガスに起因する基板の中央部と周辺部とでガスの組成比の変動を回避できるため、比較的大きな面積の基板10表面全体に膜厚および膜質が均一な薄膜(例えばシリコン薄膜)を形成することができる。

【0034】また、前記第2電極5の対向面6に表出する前記溝8の幅(図3のW)を前記第1、第2の電極3、5間の距離の1/2以下にすることによって、前記溝8の存在による前記電極3、5間に生成されるプラズマ11の不安定化を抑制または防止できるため、成膜速度および膜質の安定化を図ることができる。

【0035】なお、本発明に係わるプラズマCVD装置における未反応ガスの排気構造は前述した図2、図3に示す構造に限定されない。例えば、図4に示すように中空状の第2電極5周辺側に位置する各溝8部分に別の排気管12をそれぞれ反応容器1上部および第2電極5を貫通して連通させる構造にしてもよい。前記各排気管12は、その他端が図示しない真空ポンプのような排気装置に連結されている。

【0036】このような図4に示す構成によれば、前述した成膜中に図示しない真空ポンプのような排気装置を駆動することによって、前記各排気管12を通して排気流路である溝8内のガスを積極的に排気できるため、前記第2電極5の中央付近で発生した未反応ガス(例えば水素等)を反応場であるプラズマ11を通過させずに、前記排気流路である溝8を通してより効率的に排出できる。

【0037】次に、本発明に係わるシリコン系薄膜光電変換装置の製造方法を図5を参照して説明する。

【0038】図5は、本発明の1つの実施形態により製造されるシリコン系薄膜光電変換装置を模式的に示す斜視図である。

【0039】(第1工程)まず、基板101上に裏面電極110を形成する。

【0040】前記基板101としては、例えばステンレス等の金属、有機フィルム、セラミックまたは低融点の安価なガラス等を用いることができる。

【0041】前記裏面電極110は、例えばTi、C

r、Al、Ag、Au、CuおよびPtから選択された少なくとも1以上の金属またはこれらの合金からなる層を含む金属薄膜102およびITO、SnO<sub>2</sub>、およびZnOから選択された少なくとも1つ以上の酸化物からなる層を含む透明導電性薄膜103をこの順序で積層することにより形成される。ただし、金属薄膜102または透明導電性薄膜103のみで裏面電極110を構成してもよい。これらの薄膜102、103は、例えば蒸着法やスパッタリング法によって形成される。

【0042】(第2工程)次いで、前記裏面電極110上にプラズマCVD法によって一導電型半導体層104、結晶質シリコン系薄膜光電変換層105および逆導電型半導体層106を順次積層することにより光電変換ユニット111を形成する。この光電変換ユニット111は、1ユニットに限らず、複数のユニットを前記裏面電極に形成してもよい。

【0043】前記一導電型半導体層104、結晶質シリコン系薄膜光電変換層105および逆導電型半導体層106について、以下に詳述する。

【0044】1)一導電型半導体層104

この一導電型半導体層104は、例えば導電型決定不純物原子であるリンが0.01原子%以上ドーパされたn型シリコン層、またはボロンが0.01原子%以上ドーパされたp型シリコン層などを用いることができる。ただし、一導電型半導体層104に関するこれらの条件は限定的なものではなく、不純物原子としては例えばp型シリコン層においてはアルミニウム等でもよく、またシリコンカーバイドやシリコンゲルマニウムなどの合金材料を用いてもよい。

【0045】一導電型シリコン系薄膜104は、多結晶、微結晶、または非晶質のいずれでもよく、その膜厚は1~100nmより好ましくは2~30nmにすることが望ましい。

【0046】2)結晶質シリコン系薄膜光電変換層105

この結晶質シリコン系薄膜光電変換層105は、前述した図1~図3に示すプラズマCVD装置を用い、その反応容器1内の第1電極3に予め一導電型の半導体層104が成膜された前記基板101を保持するとともに、プラズマ生成条件を反応容器1内の圧力を5Torr以上;第1、第2の電極4、6間の距離を2.0cm以下;反応ガスは主成分としてシラン系ガスと水素ガスを含み、前記反応容器内に導入される全反応ガスに含まれるシラン系ガスに対する水素ガスの流量比が30倍以上、好ましくは50倍以上;プラズマ放電電力密度が30mW/cm<sup>2</sup>以上、好ましくは50mW/cm<sup>2</sup>以上;に設定することにより成膜する。

【0047】前記成膜工程において、前記反応容器1内の圧力を5Torr以上の高い圧力にすることにより、前記基板表面に成膜される結晶質シリコン薄膜へのイオ

ンダメージを低減することが可能になる。その結果、成膜速度を速めるために高周波パワーを高く（例えばプラズマ放電電力密度が $30\text{mW}/\text{cm}^2$ 以上）したり、ガス流量を増加させても、成膜中の薄膜表面へのイオンダメージを低減して結晶質シリコン系薄膜光電変換層を高速度で成膜することが可能になる。また、高圧力にすることによって、結晶粒界や粒内の欠陥が水素でパッシベーションされ易くなるため、それらに起因する結晶質シリコン系薄膜への欠陥密度を減少させることが可能になる。

【0048】前記成膜工程において、前記第1、第2の電極3、5間の距離を $2.0\text{cm}$ 以下と短くすることにより、前記反応容器1内の圧力を $5\text{Torr}$ 以上にしても電極3、5間に均一なプラズマを安定的に生成することが可能になる。より好ましい第1、第2の電極3、5間の距離は、表面が平坦な通常の電極の場合、 $1.5\text{cm}$ 以下であるが、ガスの吹き出し穴がノズルのような逆円錐台形状の形態ではさらに広くすることが可能であり、その場合 $2\text{cm}$ 以下にすることが好ましい。

【0049】前記成膜工程において、ヒータブロックによる基板のシリコン堆積部の温度はガラス等の安価な基板の使用を可能にする $550^\circ\text{C}$ 以下とすることが好ましい。

【0050】前記成膜工程において、全反応ガスに含まれるシラン系ガスに対する水素ガスの流量比を30倍以上、より好ましくは50倍以上にすることによって、活性化された水素のエッチング作用等によって、低品位で剥離し易い結晶質シリコンが反応場である膜堆積部以外に領域に堆積されるのを防ぐことが可能になる。シラン系ガスに対する水素ガスの流量比は、通常の平行平板のRF電極の場合、100倍以上にすることが好ましいが、前記第2電極のガスの吹き出し穴がノズルのような逆円錐台形状の形態では水素の分解効率が増加されるため、30倍以上にすることが望ましい。また、電極に印加する電力がRF以外のVHFを用いたり、ECR等の水素ラジカルを供給する手段を他に有する場合にはさらに少ない流量比にすることが可能である。

【0051】前記シラン系ガスとしては、例えばモノシラン、ジシラン等が好ましいが、これらに加えて四フッ化ケイ素、四塩化ケイ素、ジクロルシラン等のハロゲン化ケイ素ガスを用いてもよい。このようなシラン系ガスに加えて希ガス等の不活性ガス、好ましくはヘリウム、ネオン、アルゴン等を用いてもよい。

【0052】前述した図1～図3に示すプラズマCVD装置を用いて、前記条件の下で前記反応ガス（主成分としてシラン系ガスと水素ガスを含む）をガス導入管9を通して中空状の第2電極5に導入し、その対向面6の多数の吹き出し穴7から反応ガスを第1電極に向けて吹き出し、同時に第2電極5に例えば高周波電力を印加することによって、前記第1電極3上に載置した基板10

（101）の一導電型半導体の表面全体に均一厚さで均質な高品位の結晶質シリコン系薄膜光電変換層を $1\mu\text{m}/\text{h}$ 以上の堆積速度で成膜することができる。ただし、反応ガスの利用効率等を考慮して、これより低速度で成膜することを許容する。

【0053】すなわち、反応容器内に大きな面積を持つ基板が載置される第1電極を配置すると共に、この第2電極と対向し、その対向面に多数のガス吹き出し穴が開口された中空状の第2電極を配置した構造の従来のプラズマCVD装置において、前記電極間にプラズマを生成する際、前記反応容器内の圧力を $5\text{Torr}$ 以上の高い圧力にすると、前記基板表面に成膜される結晶質シリコン薄膜へのイオンダメージを低減できるため、前述したように結晶質シリコン薄膜を高速度で成膜することが可能になる。しかしながら、反応容器内の圧力を $5\text{Torr}$ 以上の高い圧力にすると、前記電極間に生成されるプラズマが不均一で不安定になる。

【0054】このようなことから前記電極間の距離を $2.0\text{cm}$ 以下と短くすることにより、前記電極間に安定した均一なプラズマを生成することが可能になる。しかしながら、電極間距離を短くすると、前記中空状の第2電極の中心部と周辺部ではガス組成が異なり、前記基板表面に成膜される結晶質シリコン薄膜の場所的な不均一性に与える影響が無視できなくなる。特に、大きな面積の基板の成膜に対応するように前記第2電極の面積を大きくすればするほどその影響がより一層顕著になる。

【0055】具体的には、シラン系ガスと水素を含む反応ガスを前記第2電極の吹き出し穴を通してプラズマが生成される第1、第2の電極間に吹き出して結晶質シリコン薄膜を基板表面全体に堆積させる間、反応ガスの流れの中でシラン系ガスはその膜堆積の原料ガスとして消費されていく。しかしながら、反応ガス中の水素はその膜中に取込まれたとしても少量であってほとんど消費されないため、電極間からその外側の反応容器内へ排気されることになる。したがって、前記第2電極のガス吹き出し口から吹き出された反応ガスはその電極の中央部から周辺部に向かって流れる場合、そのガス流の下流側である電極周辺部では、反応ガスに含まれる水素の比率が高くなる。また、第2電極の中央部から吹き出された水素はその電極周辺部に至るまでにプラズマに長く晒されるのでラジカルなどの活性種になっている割合が高くなり、電極周辺部では反応しやすい水素の比率がさらに上がることになる。このような状況の下では、形成された結晶質シリコン薄膜の中央部と周辺部とにおいて膜厚や膜質（水素含有量に起因する膜質）等の特性差が大きくなり、基板面積が大きいほどその特性差が顕著になる。

【0056】このようなことから、前述した図1～図3に示す本発明のプラズマCVD装置のように複数、例えば4つの溝8をその対向面6の中心から周辺部に向けて放射状もしくは格子状等のような第2電極5の中央付近



のガスを外部に排出する形態にすることによって、前記溝8は成膜時において前記第2電極5の中央部付近の未反応ガスをその対向面6に沿ってその周辺部から排気する排気流路として作用する。このため、前記第2電極5の中央付近で発生した未反応ガス（例えば水素等）を反応場であるプラズマ11を通過させずに、前記排気流路である溝8を通して第2電極5の側面から排出できる。その結果、前記第2電極5の中央部と周辺部での前述した水素量の差に起因する膜厚や膜質の変動等の特性差が生じるのを回避できる。したがって、成膜速度を例えば

1  $\mu\text{m}/\text{h}$ 以上に向上できる反応圧力等の条件の下で基板10(101)の一導電型半導体層全体に均一厚さで所定の範囲内の水素含有量を有する結晶質シリコン系薄膜光電変換層を形成することができる。

【0057】また、反応容器内の圧力を5 Torr以上の高い圧力にすると、一般的に反応容器の内面に低品位で剥離し易い結晶質シリコン薄膜が堆積され、この薄膜からのシリコン等の飛来により前記基板表面にシリコンのパーティクルが付着して成膜された結晶質シリコン薄膜の結晶性等を劣化させる恐れがある。

【0058】このような副次的反応に対し、前記反応容器1内に導入される全反応ガスに含まれるシラン系ガスに対する水素ガスの流量比が30倍以上、より好ましくは50倍以上にすることによって、活性化された水素のエッチング作用等によって、前記反応室1の内面に低品位で剥離し易いシリコン等の薄膜が堆積されるのを防止できる。その結果、反応ガスの改質により、パーティクル等の汚染を防止した高品位の結晶質シリコン系薄膜光電変換層を成膜することができる。

【0059】したがって、従来のプラズマCVDに比べて高い堆積速度（例えば1  $\mu\text{m}/\text{h}$ 以上）で高品質の結晶質シリコン系薄膜光電変換層105を一導電型半導体層104上に成膜できる。

【0060】事実、前述した図1～図3に示す本発明のプラズマCVD装置と、第2電極の対向面に溝を形成しない以外、図1～図3と同様な構造の従来のプラズマCVD装置とを用いて、前述したプラズマ条件（従来例では反応容器内の圧力を5 Torrに設定）にて第1電極上に載置した基板（例えば15 cm×20 cm）表面結晶質薄膜を成膜し、それらの薄膜性状を調べた。

【0061】その結果、本発明のプラズマCVD装置を用いた場合には、基板の一導電型半導体層に中央部と周辺部での膜厚差が7%以内で、全体的に均一厚さで高品位の結晶質シリコン薄膜を1  $\mu\text{m}/\text{h}$ 以上の速度で成膜できた。これに対し、従来のプラズマCVD装置を用いた場合には、成膜速度がほぼ同等であるものの、基板の一導電型半導体層に成膜された結晶質シリコン薄膜は中央部と周辺部での膜厚差が13%程度と極めて大きくなった。

【0062】また、前述した成膜速度の向上によって、

膜成長初期における結晶核生成時間が短いために相対的に核発生密度が減少し、大粒径で強く結晶配向した結晶粒を有する結晶質シリコン系薄膜を形成することが可能になる。

【0063】具体的には、結晶質シリコン系薄膜光電変換層105はその中に含まれる結晶粒の多くが一導電型半導体層（下地層）104から上方に柱状に延びて成長される。これらの多くの結晶粒は膜面に平行に（110）の優先結晶配向面を有し、そのX線回折で求めた（220）回折ピークに対する（111）回折ピークの強度比は1/5以下、より好ましくは1/10以下であることが望ましい。

【0064】さらに、前記成膜工程において前記基板のシリコン堆積部（一導電型半導体層）の温度を100～400℃に設定することにより、0.1原子%以上で20原子%以下の水素を含む多結晶シリコンまたは体積結晶化分率80%以上の微結晶シリコンからなる結晶質シリコン系薄膜光電変換層を形成することが可能になる。

【0065】前述した図1～図3に示すプラズマCVD装置において、第2電極5の対向面6に表出する前記溝8の幅（図3のW）を前記第1、第2の電極3、5間の距離の1/2以下にすることによって、より一層高品質の結晶質シリコン系薄膜光電変換層105を一導電型半導体層104上に成膜できる。また、前述した図4に示す第2電極5の下面6の溝8のガスを積極的に排気するための排気管12を設けた構造のプラズマCVD装置を用いることによって、より一層高品質の結晶質シリコン系薄膜光電変換層105を一導電型半導体層104上に成膜できる。

【0066】なお、結晶質シリコン系薄膜光電変換層は0.5～10  $\mu\text{m}$ の厚さを有することが好ましい。

【0067】また、下地層である1導電型層104の表面形状が実質的に平面である場合でも、光電変換層105の形成後のその表面にはその膜厚よりも約1桁ほど小さい間隔の微細な凹凸を有する表面テクスチャ構造が形成される。

【0068】3) 逆導電型半導体層106

この逆導電型半導体層106としては、例えば導電型決定不純物原子であるボロンが0.01原子%以上ドーパされたp型シリコン薄膜、またはリンが0.01原子%以上ドーパされたn型シリコン薄膜などが用いられ得る。ただし、逆導電型半導体層106についてのこれらの条件は限定的なものではない。不純物原子としては、例えばp型シリコンにおいてはアルミニウム等でもよく、またシリコンカーバイドやシリコンゲルマニウム等の合金材料の膜を用いてもよい。この逆導電極シリコン系薄膜106は、多結晶、微結晶または非晶質のいずれでもよく、その膜厚は3～100 nmの範囲内に設定され、より好ましくは5～50 nmの範囲内に設定される。

【0069】(第3工程)次いで、前記光電変換ユニット111上に透明導電性酸化膜107、櫛形状の金属電極108を順次形成することにより図5に示す構造の光電変換装置を製造する。

【0070】前記透明導電性酸化膜107は、例えばITO、 $\text{SnO}_2$ 、 $\text{ZnO}$ 等から選択された少なくとも1以上の層から形成される。

【0071】前記櫛形状の金属電極108(グリッド電極)は、例えばAl、Ag、Au、Cu、Pt等から選択された少なくとも1以上の金属またはこれらの合金の層をパターニングすることにより形成される。これらの金属もしくは合金の層は、例えばスパッタリング法または蒸着法によって成膜される。

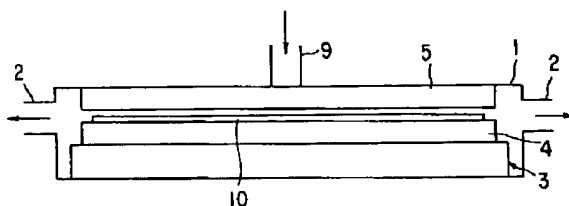
【0072】なお、図5ではシリコン系薄膜光電変換装置の1つを例示しているだけであって、本発明は図5に示すシリコン結晶質光電変換層を含む少なくとも1つの結晶系薄膜光電変換ユニットに加えて、周知の方法で形成される非晶質光電変換層を含む少なくとももう1つの非晶質系薄膜光電変換ユニットをも含むタンデム型光電変換装置にも適用することが可能である。

【0073】以上述べた本発明によれば、大きな面積をもつ基板を有するシリコン系薄膜光電変換装置の一連の製造工程のうちで、スループットの向上に寄与する結晶質シリコン系光電変換層を高品質かつ均一厚さで、しかも高速度で成膜することできるため、シリコン系薄膜光電変換装置の高性能化と低コスト化に大きく貢献することができる。

【0074】

【発明の効果】以上詳述したように本発明によれば、大きな面積の被処理基板に膜厚および膜質が均一な薄膜、特に結晶質シリコン薄膜を成膜することができ、大面積の基板を有する太陽電池の光電変換装置、液晶表示装置等の薄膜形成に有効に適用することが可能なプラズマCVD装置を提供できる。

【図1】



【0075】本発明は、大きな面積の基板上に結晶質シリコン系光電変換層を有する光電変換ユニットを積層する際、前記プラズマCVD装置を用いて低温プロセスにより膜厚および膜質が均一な高品位の結晶質シリコン系光電変換層を高速度で成膜して製造工程のスループットの向上および性能改善を達成したシリコン系薄膜光電変換装置の製造方法を提供できる。

【図面の簡単な説明】

【図1】本発明に係わるプラズマCVD装置を示す概略図。

【図2】図1のプラズマCVD装置の要部断面図。

【図3】図1の第2電極の下面図。

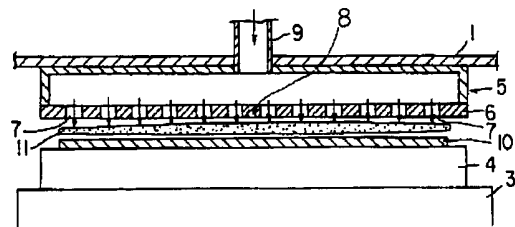
【図4】本発明に係わる別のプラズマCVD装置を示す要部断面図。

【図5】本発明の1つの実施の形態により製造されるシリコン系薄膜光電変換装置を模式的に示す斜視図。

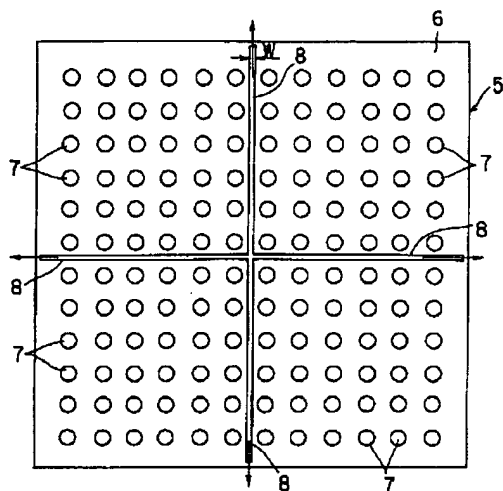
【符号の説明】

- 1…反応容器、
- 2、12…排気管、
- 3…第1電極、
- 4…ヒータブロック、
- 5…第2電極、
- 7…吹き出し穴、
- 8…溝、
- 10、101…基板、
- 11…プラズマ、
- 102…Ag等の薄膜、
- 103…ZnO等の薄膜
- 104…導電型半導体層、
- 105…結晶質シリコン系光電変換層、
- 106…逆導電型半導体層、
- 107…ITO等の透明導電膜、
- 110…裏面電極、
- 111…結晶質シリコン系光電変換ユニット。

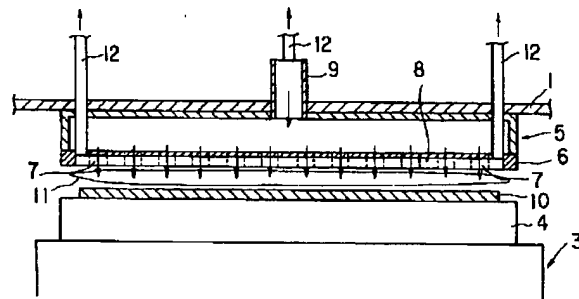
【図2】



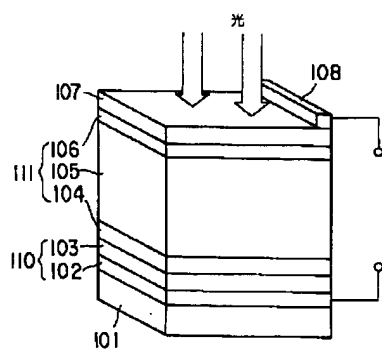
【図3】



【図4】



【図5】



フロントページの続き

(51)Int.Cl.<sup>7</sup>  
H05H 1/46

識別記号

FI  
H01L 31/04

テーマコード(参考)  
R

Fターム(参考) 4K030 AA06 AA17 BA29 BA31 BB01  
BB04 BB13 CA02 CA05 CA06  
CA07 EA11 FA03 JA01 JA03  
JA09 JA10 JA16 KA17 LA16  
5F045 AA08 AB02 AB03 AB04 AC01  
AD05 AD06 AD07 AD08 AE21  
AF07 AF10 BB02 BB07 BB09  
BB12 CA13 DA52 DA61 EE13  
EF05 EH04 EH05 EH14  
5F051 AA03 AA04 AA05 BA12 BA14  
CA07 CA15 CA24 FA02 FA03  
FA04 FA06